

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-037451
 (43)Date of publication of application : 07.02.2003

(51)Int.Cl. H03F 1/32
 H03F 3/60
 H03F 3/68

(21)Application number : 2002-167391 (71)Applicant : TRW INC
 (22)Date of filing : 07.06.2002 (72)Inventor : KOBAYASHI KEVIN W

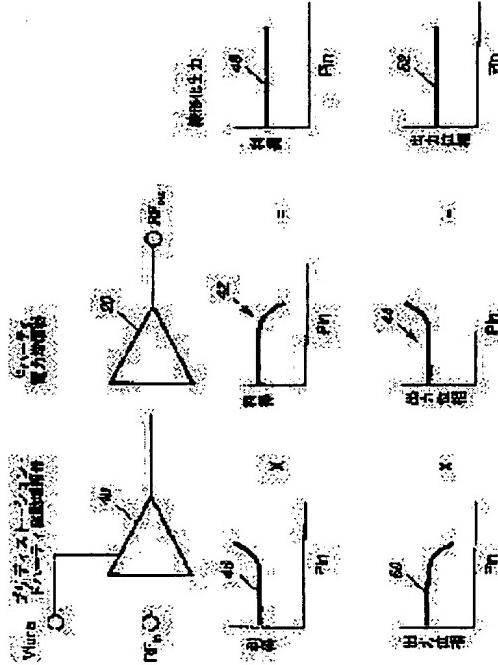
(30)Priority
 Priority number : 2001 878104 Priority date : 08.06.2001 Priority country : US

(54) APPLICATION OF DOHERTY AMPLIFIER AS PREDISTORTION CIRCUIT FOR LINEARIZING MICROWAVE AMPLIFIER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a predistortion circuit for a microwave amplifier, particularly a predistortion circuit configured as a Doherty amplifier.

SOLUTION: The predistortion circuit 40 is configured, to be coupled to a downstream Doherty amplifier 20 to precompensate for the gain compression and phase expansion of the amplifier 20 as the input power level is increased, while simultaneously reducing the intermodulation(IM) distortion. In order to execute precompensation, a precompensation circuit is operated at bias level, to obtain gain expansion and phase compression for canceling out the gain compression and phase expansion of the amplifier 20, to provide a higher overall linear power addition efficiency(PAE).



LEGAL STATUS

- [Date of request for examination] 06.04.2005
- [Date of sending the examiner's decision of rejection]
- [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
- [Date of final disposal for application]
- [Patent number]
- [Date of registration]
- [Number of appeal against examiner's decision of rejection]
- [Date of requesting appeal against examiner's decision of rejection]
- [Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-37451

(P2003-37451A)

(43)公開日 平成15年2月7日(2003.2.7)

(51)Int.Cl.⁷

H 03 F 1/32
3/60
3/68

識別記号

F I

H 03 F 1/32
3/60
3/68

テマコト^{*}(参考)

5 J 0 6 7
5 J 0 6 9
B 5 J 0 9 0

審査請求 未請求 請求項の数10 O.L (全 7 頁)

(21)出願番号 特願2002-167391(P2002-167391)

(22)出願日 平成14年6月7日(2002.6.7)

(31)優先権主張番号 09/878104

(32)優先日 平成13年6月8日(2001.6.8)

(33)優先権主張国 米国(US)

(71)出願人 591169755

ティーアールダブリュー・インコーポレーテッド

TRW INCORPORATED

アメリカ合衆国オハイオ州44124, リンドハースト, リッチモンド・ロード 1900

(72)発明者 ケヴィン・ダブリュー・コバヤシ
アメリカ合衆国カリフォルニア州90505,
トーランス, カーロウ・ロード 23005

(74)代理人 100089705

弁理士 社本一夫(外5名)

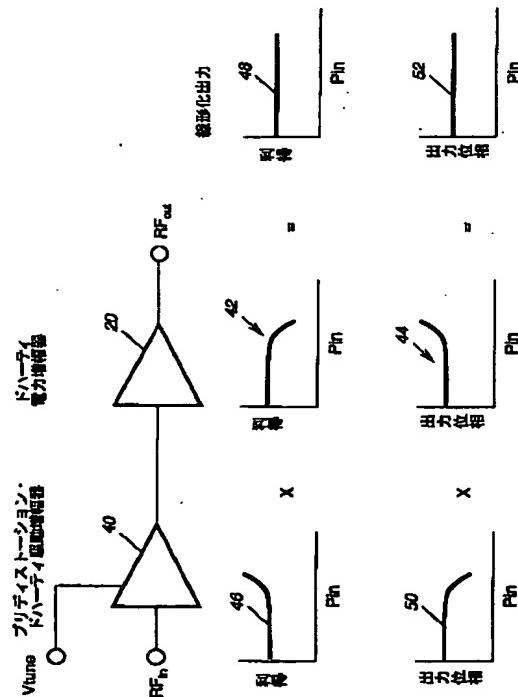
最終頁に続く

(54)【発明の名称】マイクロ波増幅器を線形化するためのプリディストーション回路としてのドハーティ増幅器の応用

(57)【要約】

【課題】マイクロ波増幅器のプリディストーション回路、特にドハーティ増幅器として構成したプリディストーション回路を提供する。

【解決手段】プリディストーション回路40は、下流側のドハーティ増幅器20に結合され、入力電力レベルが高くなるに連れて、下流側のドハーティ増幅器の利得圧縮および位相拡大を事前補償しつつ、同時に相互変調(IM)歪みを低減するように構成されている。事前補償を行うために、利得拡大および位相圧縮が得られるバイアス・レベルで事前補償回路を動作させ、下流側のドハーティ増幅器の利得圧縮および位相拡大を相殺し、線形電力付加効率(PAE)を全体的に高める。



【特許請求の範囲】

【請求項1】 電力増幅器のためのプリディストーション回路であって、キャリア増幅器およびピーク増幅器を有するドハーティ電力増幅器を備え、該ドハーティ電力増幅器のバイアス・レベルが、RF信号の所定の特性のプリディストーションを与えるように選択され、前記バイアス・レベルが、上流側の増幅器によって前記RF信号の歪みを事前補償するように選択されるプリディストーション回路。

【請求項2】 請求項1記載のプリディストーション回路において、前記所定の特性の1つは、入力電力レベルの関数としての利得であり、入力電力の関数として利得拡大が得られるように前記バイアス・レベルが選択されるプリディストーション回路。

【請求項3】 請求項1記載のプリディストーション回路において、前記所定の特性の1つは、位相であり、入力電力レベルの関数として位相圧縮が得られるように、前記バイアス・レベルが選択されるプリディストーション回路。

【請求項4】 線形電力増幅回路であって、RF入力電力の関数として所定の特性を有する電力増幅器と、前記電力増幅器の前記所定の特性を、入力電力の関数として、事前補償するように選択された特性を有する上流側のプリディストーション回路と、を備えた線形電力増幅回路。

【請求項5】 請求項4記載の線形電力増幅回路において、前記プリディストーション回路がドハーティ増幅器として構成される線形電力増幅器。

【請求項6】 請求項5記載の線形電力増幅回路において、前記電力増幅器が、入力電力の関数として所定の利得圧縮特性を有するドハーティ増幅器として構成される線形電力増幅回路。

【請求項7】 請求項4記載の線形電力増幅回路において、前記プリディストーション回路が利得拡大特性を有するように構成され、前記回路の出力利得が、前記電力増幅器の入力範囲において比較的線形となるようにする線形電力増幅回路。

【請求項8】 請求項4記載の線形電力増幅回路において、入力電力の関数として所定の位相圧縮特性を有するドハーティ増幅器として電力増幅器が構成される線形電力増幅回路。

【請求項9】 請求項8記載の線形電力増幅回路において、前記プリディストーション回路が位相拡大特性を有するように構成され、前記回路の出力利得が、前記電力増幅器の入力範囲において比較的線形となるようにする線形電力増幅回路。

【請求項10】 請求項4記載の線形電力増幅回路であって、更に、前記プリディストーション回路を電子的に調整する手段を備えた線形電力増幅回路。

10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電力増幅器に関し、更に特定すれば、プリディストーション(予歪)を与えて下流側電力増幅器の利得圧縮(ゲイン・コンプレッション: gain compression)および位相拡大(phase expansion)を事前補償するマイクロ波電力増幅器のトポロジ(topology)に関する。

【0002】

【従来の技術】本願は、権利者が本願と同一の同時係属中の以下の特許出願、即ち、本願と同日付で出願したKevin W. Kobayashiによる出願番号第09/878, 106号「HEMT-HBT Doherty Microwave Amplifier」(HEMT-HBTドハーティ・マイクロ波増幅器)、および本願と同日付で出願したKevin W. Kobayashiによる出願番号09/878, 113号「Asymmetrically Biased High Linearity Balance Amplifier」(非対称バイアス高線形性平衡増幅器)に関する。

【0003】無線周波数およびマイクロ波通信システムでは、電力増幅器の線形性および効率に対する要求が増え高まりつつあることは周知である。しかしながら、従来の電力増幅器が最大効率で動作するのは、飽和時またはその付近である。したがって、振幅が変動する通信信号に対処するために、従来の電力増幅器を利用するシステムは、最高効率未満で動作する時間が大部分であるというのが一般的である。

【0004】この問題を解決するために、いわゆるドハーティ増幅器が開発された。ドハーティ増幅器は、同じ名前を有する発明者によって、「Radio Engineering Handbook」5th edition, McGraw Hill Book Company(無線技術ハンドブック、第5版、マクグローハill・ブック社、1959年) pp. 18-39において、そして米国特許第2, 210, 028号において初めて紹介された。ドハーティ増幅器の標準的なトポロジは、A B級モードで動作するキャリア増幅器、およびC級モードで動作するピーク増幅器を含む。入力に直交ランゲ・カプラを用い、キャリア増幅器およびピーク増幅器の信号の位相を組み合わせる。1/4波長増幅器を増幅器の出力に設ける。本質的に、キャリア増幅器は、出力が飽和し始める点で動作すると、最大の線形効率が得られる。ピーク増幅器は、キャリア増幅器が飽和し始めるときに出力信号の線形性を維持するために用いられる。

【0005】かかるドハーティ増幅器が種々のマイクロ波およびRFの用途に用いられていることは公知である。かかる用途の例が、米国特許第5, 420, 541号、第5, 880, 633号、第5, 886, 575号、第6, 097, 252号、および第6, 133, 788号に開示されている。また、かかるドハーティ増幅器の例は、C.F. Campbellによる「A Fully Integrated Ku-Band Doherty Amplifier MMIC」(完全集積Ku帯ド

20

30

40

50

ハーティ増幅器MMIC) (IEEE Microwave and Guide Wave Letters, Vol. 9, No. 3, March 1999, pp. 114-116)、Kobayashi et al.による「An 18-21 GHz InP D HBT Linear Microwave Doherty Amplifier」(18-21 GHzのInP DHBT線形マイクロ波ドハーティ増幅器) (2000 IEEE Radio Frequency Integrated Circuits Symposium Digest of Papers, pages 179-182)、Matsunaga, et al.の「A CW 4 Ka-Band Power Amplifier Utilizing MMIC Multichip Technology」(MMICマルチチップ技術を利用したCW 4 Ka帯電力増幅器) (1999 GaAs IC Symposium Digest, Monterey, California, pp. 153-156)にも開示されている。これらの内容は全て、この言及により本願にも援用されるものとする。

【0006】

【発明が解決しようとする課題】公知のドハーティ増幅器では、入力電力レベルが高まるのに伴い、利得圧縮および位相拡大(拡張)が生じる。利得拡大および位相圧縮は、増幅器をB級およびC級で動作させることによって得ることができるが、かかる動作は相互変調(IM)歪みの増大を招く。したがって、入力電力レベルを高める際に、IM歪みを増大させることなく、利得圧縮および位相拡大を補償する回路が求められている。

【0007】

【課題を解決するための手段】本発明は、マイクロ波増幅器のブリディストーション回路に関し、更に特定すれば、ドハーティ増幅器として構成したブリディストーション回路に関する。ブリディストーション回路は、下流側のドハーティ増幅器に結合され、入力電力レベルが増加する際に利得圧縮および位相拡大を事前補償しつつ、同時に相互変調(IM)歪みを低減させる。事前補償を行うために、利得拡大および位相圧縮が得られるバイアス・レベルで事前補償回路を動作させ、下流側のドハーティ増幅器の利得圧縮および位相拡大を相殺し、全体的な線形電力付加効率(PAE: power added efficiency)を一層高める。

【0008】本発明のこれらおよびその他の利点は、以下の明細書および添付図面を参照することによって容易に理解されよう。

【0009】

【発明の実施の形態】本発明は、ドハーティ増幅器のブリディストーション回路に関し、下流側のドハーティ電力増幅器の利得圧縮および位相拡大を事前補償する。ブリディストーション回路は、ドハーティ増幅器として構成するが、利得拡大および位相圧縮が得られるバイアス点で動作させれば、下流側のドハーティ電力増幅器の利得圧縮および位相拡大を相殺しつつ、同時に相互変調(IM)歪みを低減することができる。

【0010】本発明と共に用いるマイクロ波電力増幅器を、参照番号20で識別し、図1に示す。マイクロ波電力増幅器20は、キャリア増幅器22およびピーク増幅

器24を含む。キャリア増幅器22およびピーク増幅器は双方とも、ヘテロ接合バイポーラ・トランジスタ(HBT)22で形成することができ、特に全エミッタ面積が $180\mu m^2$ の、予め一致させた $1.5 \times 30\mu m^2 \times 4$ フィンガInP DHBTデバイスとして形成することができる。かかるデバイスの一例が、Kobayashi et al.による「An 18-21 GHz InP DHBT Linear Microwave Doherty Amplifier」(2000 IEEE Radio Frequency Integrated Circuits Symposium Digest of Papers, pages 179-182)に開示されており、その内容はこの言及により本願にも援用されるものとする。HBTの製造方法は、例えば、本願と同一権利者の米国特許第5,162,243号、第5,262,335号、第5,352,911号、第5,448,087号、第5,672,522号、第5,648,666号、第5,631,477号、第5,736,417号、第5,804,487号、および第5,994,194号に開示されているように、当技術分野では非常に良く知られている。これらの特許の内容は、この言及により本願にも援用されるものとする。

【0011】キャリア増幅器22およびピーク増幅器24からの出力信号が出力において同相となるために、ランゲ・カブラ32を設ける。ランゲ・カブラ32の一方の入力端子は、RF入力ポート34として用いられる。他方の入力端子は、入力抵抗36で終端されている。ランゲ・カブラ32の一方の出力端子は、キャリア増幅器22の入力に結合され、他方の出力端子は、ピーク増幅器24への入力に結合されている。特性インピーダンス $Z_0 = 2R_L + R_{opt}$ を有する入／4インピーダンス変成器30が、増幅器22および24の出力に設けられている。電力増幅器20の出力端子は、負荷インピーダンス R_L に終端されている。キャリア増幅器22およびピーク増幅器24は双方とも、負荷インピーダンス R_L が R_{opt} であるときに最大電力を送出するように構成されている。

【0012】キャリア増幅器22は、A級増幅器として動作させることができ、一方ピーク増幅器24はB/C級増幅器として動作させる。キャリア増幅器22およびピーク増幅器24間の分離を改善するために、例えば、キャリア増幅器22をA級増幅器としてバイアスし、ピーク増幅器24をB級およびC級間でバイアスする場合、整合ネットワーク26および28をキャリア増幅器22およびピーク増幅器24の出力に結合するとよい。こうすると、各増幅段のインピーダンスが他方の段の相互変調(IM)に対する動作(performance)に影響を及ぼすことはない。

【0013】前述の文献「A Fully Integrated Ku-Band Doherty Amplifier MMIC」に明記されているように、公知のドハーティ増幅器のキャリアおよびピーク増幅器に生ずる負荷インピーダンスは、ピーク増幅器が送出す

る出力電力の関数である。低入力駆動レベル（即ち、RF入力振幅が小さいレベル）の間では、ピーク増幅器がオフとなり、キャリア増幅器が比較的低い入力駆動レベルで飽和する構成となる。したがって、キャリア増幅器は、低い入力電力レベルで、一層高い電力付加効率（PAE）が得られる。入力電力レベルが上昇するに連れて、ピーク増幅器がオンになり始め、ピーク増幅器によって送出される電力が増大する。キャリア増幅器にかかる負荷は減少し、キャリア増幅器24が負荷に供給する電力を増大させることができる。

【0014】整合ネットワーク26および28は、それぞれ、キャリア増幅器22およびピーク増幅器24の出力に直列に結合されている。これらの整合ネットワーク26および28は、例えば、図5aないし図5cに示すように、ロー・バス・ネットワークとして設けることができる。図5aないし図5cに示すように、整合ネットワーク26、28は、直列インダクタンス40または伝送線路42および分路容量（シャント・キャパシタンス）44または開放（オープン）スタブ46として実施することができる。動作においては、キャリア増幅器22がオンとなり、ピーク増幅器24がオフになると、整合ネットワーク26、28は（主に、インピーダンスが高い伝送線路42またはインダクタンス40のため）比較的高いインピーダンスを与え、A級で動作しているキャリア増幅器22に大きな負荷（装荷）を与えることなく、ピーク増幅器24は低入力電力状態の下で最適な線形性および効率を達成する。

【0015】整合ネットワーク26、28の動作理論は、従来の電力増幅器に用いていた整合ネットワークの動作と反対である。即ち、電力増幅器の用途では、低インピーダンスの直列伝送線路または低インピーダンスの分路容量または開放スタブを、電力トランジスタの出力に設け、電力トランジスタの低インピーダンスを制御可能な更に高いインピーダンスに変換すると共に、増幅トランジスタ間を分離させるのが通例である。

【0016】キャリア増幅器22およびピーク増幅器24を調整するには、種々のバイアス・ネットワークを用いることができる。一例として、バイアス・ネットワーク48および50を図6Aおよび図6Bに示す。バイアス・ネットワーク48、50の各々は、バイアス抵抗 R_{bb} または R_{bb} を含み、外部DC電源 V_{bc} または V_{bb} に結合されている。ロー・バス・コンデンサ C_{c1} または C_{c1} が、バイアス抵抗 R_{bb} または R_{bb} 、外部DC電圧源 V_{bc} または V_{bb} 、および接地（グラウンド）に結合され、ノイズを濾波する。結合コンデンサ C_{cc} 、 C_{cc} を用いて、キャリア増幅器22およびピーク増幅器24をランゲ・カブラ32に結合してもよい。

【0017】バイアス回路、例えば、バイアス回路48および50は、キャリア増幅器22およびピーク増幅器の一方または他方あるいは双方を電子的に調整すること

ができる。図6Aおよび図6Bにそれぞれ示すバイアス回路48および50の例の場合、キャリア増幅器22およびピーク増幅器24の入力に結合されている外部DC電圧 V_{bc} 、 V_{bb} の振幅を変化させることによって、キャリア増幅器22およびピーク増幅器24のバイアスを変化させることができる。

【0018】バイアス回路48および50によって行う、キャリア増幅器22およびピーク増幅器24の電子的な調整によって、本発明による多くの重要な利点が得られる。第1に、電子的な調整によって、キャリア増幅器22およびピーク増幅器24を調整し、最適な線形性を得ることが可能となる。第2に、この電子的な調整によって、比較的広い入力電力範囲にわたって、相互変調（IM）歪みを改善することができる。したがって、増幅器20は、できるだけIMを除去するように、動作範囲（即ち、キャリア増幅器の周波数）を調整することができる。更に、先に説明したように、整合ネットワーク26および28のインピーダンスが比較的高いために、キャリア増幅器22およびピーク増幅器24のIM生成物が事実上分離され、したがってIM生成物が減少する。最後に、電子的な調整を用いて利得拡大および位相圧縮を行い、プリディストーション線形化に適用するために用いることもできる。

【0019】図2は、増幅器20の種々のバイアス条件について、21GHzにおける出力電力の関数として測定した利得（ゲイン：gain）およびIM3（三次変調生成物）を示す。即ち、IM3および利得を、A級バイアス動作（ $I_{c1} = 64\text{mA}$ ； $I_{c2} = 64\text{mA}$ ）、および非対称バイアス条件について示している。具体的には、ピーク増幅器24をオフにして、キャリア増幅器22をA級モード（ $I_{c1} = 60\sim64\text{mA}$ ）でバイアスし、ピーク増幅器をB級（ $I_{c2} = 0.3\sim1.0\text{mA}$ ）でバイアスしたときの、非対称的バイアス条件を示す。図2に示すように、ピーク増幅器のバイアス電流（ I_{c2} ）を調節することによって、IM3線形性率の形状および作用を、比較的広い出力電力範囲にわたって大幅に改善することができる。あるバイアス条件（即ち、 $I_{c1} = 60\text{mA}$ ； $I_{c2} = 0.3\text{mA}$ ）の間、ピーク増幅器をほぼ遮断すると、マイクロ波電力増幅器20では、IM3率の比較的大きな改善が達成され、約-43dBcという深いIM3の相殺がもたらされる。

【0020】図3は、図2に示したバイアス・レベルに対応するレベルにおける、ドハーティ増幅器の利得および相互変調歪みを示す。図示のように、A級動作では、ドハーティ増幅器20は利得圧縮およびIM歪みの増大が生ずる。

【0021】本発明の重要な態様によれば、ドハーティ増幅器をB級で動作させると、利得拡大および位相圧縮特性を有する。しかしながら、ドハーティ増幅器20をB級で動作させると、IM歪みの著しい増大を招く。本

発明によれば、ドハーティ駆動増幅器40として構成したプリディストーション回路を用いて、ドハーティ増幅器20の利得圧縮および位相拡大を事前補償する。

【0022】図4を参照すると、プリディストーション回路は、全体として参考番号40で識別されており、マイクロ波電力増幅器20の上流側に配置され、プリディストーションを与えることによって、マイクロ波電力増幅器20の利得および出力位相が出力電力範囲にわたり全体的に線形となるように構成されている。プリディストーション・マイクロ波電力増幅器40は、マイクロ波電力増幅器20と全く同一に構成するが、異なるバイアス点で動作させることができる。図4に示すように、増幅器20の利得および出力位相は入力RF信号レベルの関数であり、参考番号42および44で識別した曲線によって概略的に示す。図3に示すように、種々のバイアス点に対して、例えば、A級では、RF電力レベルが高くなるに連れて、バイアス曲線は利得圧縮を示している。しかしながら、種々のバイアス点において、例えば、B級では、バイアス曲線が利得拡大を呈し、図4の曲線46で識別されるような特性を有する利得拡大曲線が得られることも図3は示している。このように、プリディストーションマイクロ波駆動増幅器40およびマイクロ波電力増幅器20に対して注意深くバイアス点を選択することにより、増幅器の入力電力範囲にわたって、曲線48で示すように、マイクロ波電力増幅器20からの出力の線形化を実現することができる。同様に、マイクロ波増幅器40に対して選択するバイアス・レベルも、曲線50で示すような位相圧縮特性が得られるようなバイアス特性を与えるように選択することができる。したがって、プリディストーション・ドハーティ駆動増幅器40に印加するRF入力信号を逆に歪ませることによって、ドハーティ電力増幅器20に印加する入力電力の範囲全体に対して、比較的線形な出力位相曲線52を得ることができる。振幅および位相プリディストーション特性に基づいてカスケード接続したプリディストーション器(プリディストータ)および出力によって、線形な出力が得られることになる。プリディストーション回路だけではIM歪みは不十分であるが、振幅および位相の観点から見れば、カスケード接続した場合の作用は線

形となるはずである。振幅および位相は、増幅器を通過する多数の信号の総合的効果を反映する発展性特性(develop characteristics)である。

【0023】前述の教示を参考にすれば、本発明の多くの変更や変形が可能であることは明らかである。例えば、特許請求の範囲内で、先に具体的に記載した以外でも本発明を実施できることは理解されよう。

【図面の簡単な説明】

【図1】図1は、ドハーティ増幅器として構成したInPマイクロ波増幅器の構成図である。

【図2】図2は、図1に示した増幅器の出力電力を、種々のバイアス点に対する利得および相互変調(IM)歪みの関数として表したグラフである。

【図3】図3は、図2と同様であるが、異なるバイアス点におけるグラフである。

【図4】図4は、本発明にしたがって、駆動増幅器およびドハーティ電力増幅器として用いるプリディストーション回路の構成図である。

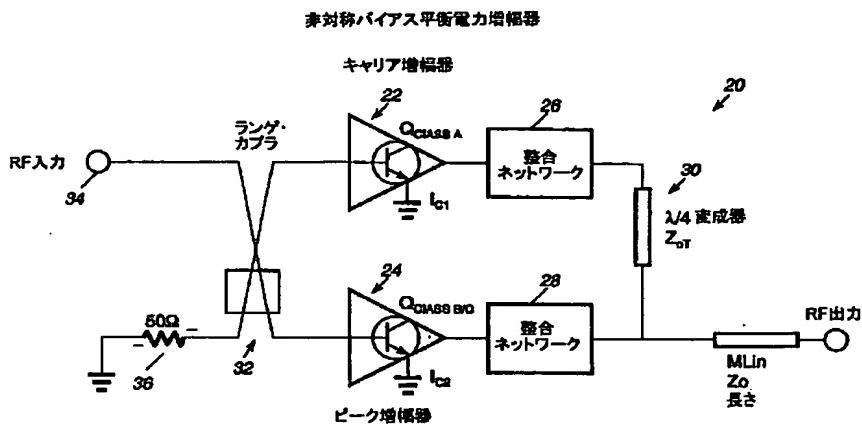
【図5】図5Aないし図5Cは、本発明と共に用いる整合ネットワークを示す図である。

【図6】図6Aおよび図6Bは、本発明のキャリアおよびピーク増幅器と共に用いるバイアス・ネットワークを示す図である。

【符号の説明】

- 20 マイクロ波電力増幅器
- 22 キャリア増幅器
- 24 ピーク増幅器
- 26, 28 整合ネットワーク
- 30 入/4インピーダンス変換器
- 32 ランゲ・カブラ
- 34 RF入力ポート
- 36 入力抵抗
- 40 直列インダクタンス
- 40 プリディストーション・マイクロ波電力増幅器
- 42 伝送線
- 44 分路容量
- 46 開放スタブ
- 48, 50 バイアス・ネットワーク
- R_L 負荷インピーダンス

【図1】



【図5】

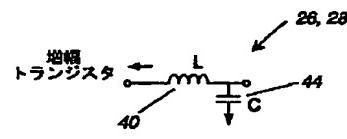


FIG. 5A

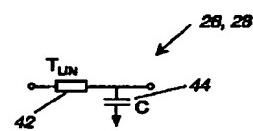


FIG. 5B

【図2】

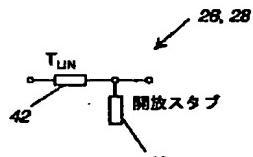
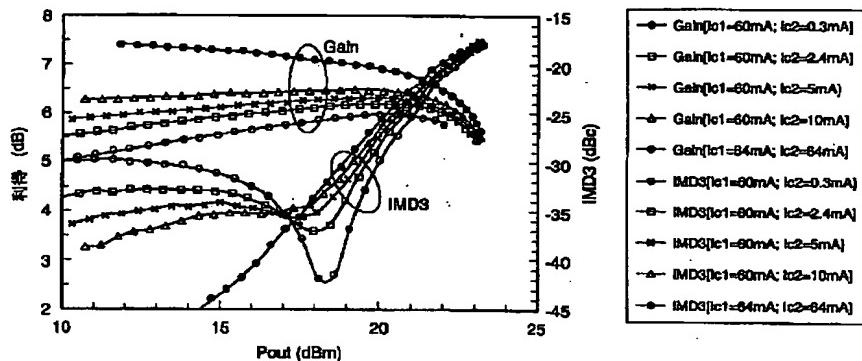
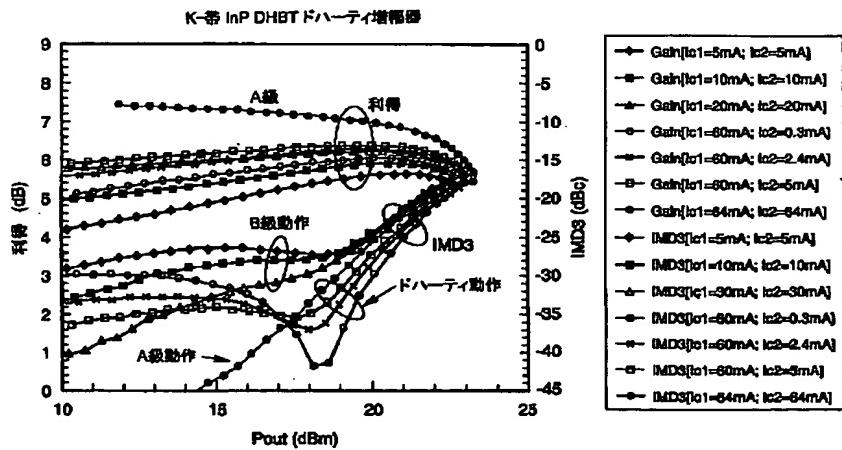


FIG. 5C

【図3】



【図6】

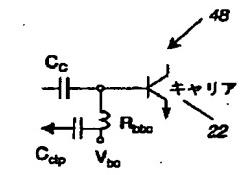


FIG. 6A

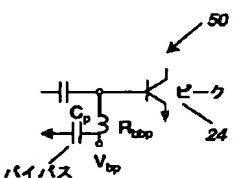
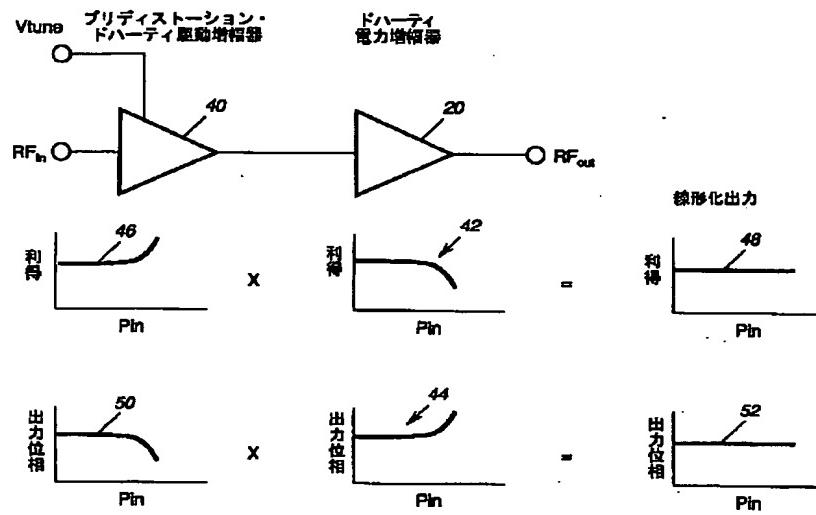


FIG. 6B

【図4】



フロントページの続き

F ターム(参考) 5J067 AA01 AA04 AA41 CA21 FA15
 HA06 HA25 HA29 HA33 KA00
 KA29 KA68 KS01 KS11 LS01
 MA21 QS04 SA13 TA01 TA02
 5J069 AA01 AA04 AA41 CA21 FA15
 HA06 HA25 HA29 HA33 KA00
 KA29 KA68 KC03 KC06 MA21
 SA13 TA01 TA02
 5J090 AA01 AA04 AA41 CA21 FA15
 GN03 GN07 HA06 HA25 HA29
 HA33 KA00 KA29 KA68 MA21
 SA13 TA01 TA02